

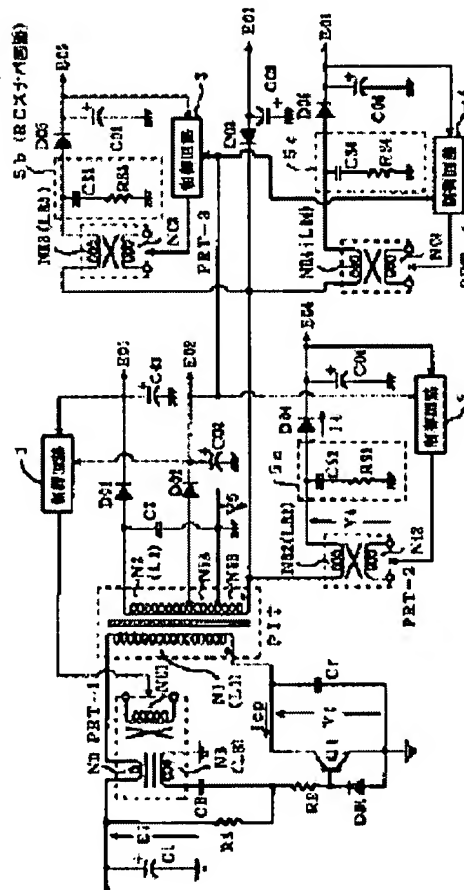
SWITCHING POWER SUPPLY CIRCUIT

Publication number: JP2002064981
Publication date: 2002-02-28
Inventor: YASUMURA MASAYUKI
Applicant: SONY CORP
Classification:
 - International: H02M3/28; H02M3/24; (IPC1-7): H02M3/28
 - European:
Application number: JP20000253011 20000816
Priority number(s): JP20000253011 20000816

Report a data error here

Abstract of JP2002064981

PROBLEM TO BE SOLVED: To save energy at the time of outputting a constant DC voltage from a switching power supply circuit to be adapted to a television receiver. **SOLUTION:** When it is required to obtain the DC output voltages E04 to E06 from an AC voltage generated in a secondary coil N5B provided at the secondary of an insulated converter transformer PIT, a control current into the control coils NC2 to NC4 of each universal control transformer PRT-2 to PRT-4 is controlled with control circuits 2 to 4 depending on the level change of the DC output voltages E04 to E06, and the inductance of coils NR2 to NR4 to be controlled is variably controlled. As a result, the DC output voltages E04 to E06 can be made constant, and power loss generated by such conversion of the DC output voltages E04 to E06 to the constant voltages can be lowered.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-64981

(P2002-64981A)

(43) 公開日 平成14年2月28日 (2002.2.28)

(51) Int.Cl.⁷

H 0 2 M 3/28

識別記号

F I

H 0 2 M 3/28

サーチワード(参考)

Q 5 H 7 3 0

M

V

審査請求 未請求 請求項の数 3 O L (全 14 頁)

(21) 出願番号

特願2000-253011(P2000-253011)

(22) 出願日

平成12年8月16日(2000.8.16)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 安村 昌之

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74) 代理人 100086841

弁理士 脇 篤夫 (外1名)

Fターム(参考) 5H730 AA14 AA15 BB23 BB77 DD02

DD22 EE07 EE08 EE36 EE72

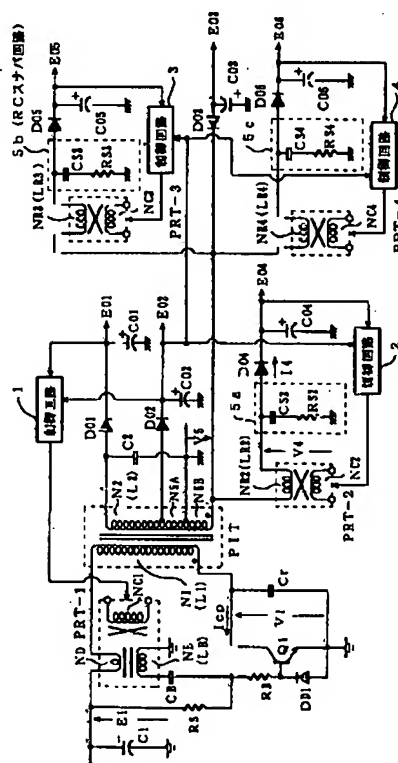
FD01 ZZ16

(54) 【発明の名称】 スイッチング電源回路

(57) 【要約】

【課題】 テレビジョン受像機に適用するスイッチング電源回路から定電圧化した直流出力電圧を出力する際に省エネルギー化を図ること。

【解決手段】 絶縁コンバータトランスPITの二次側に設けられている二次巻線N5Bに発生する交番電圧から直流出力電圧E04～E06を得る際に、直流出力電圧E04～E06のレベル変化に応じて、制御回路2～4により各直交型制御トランスPRT-2～PRT-4の制御巻線NC2～NC4に流す制御電流を制御して、被制御巻線NR2～NR4のインダクタンスを可変制御することで、直流出力電圧E04～E06の定電圧化を図ることで、直流出力電圧E04～E06の定電圧化に伴う電力損失を低減するようにした。



【特許請求の範囲】

【請求項1】 入力された直流入力電圧を断続して出力するためのスイッチング素子を備えて形成されるスイッチング手段と、

上記スイッチング手段の動作を電圧共振形とする一次側並列共振回路が形成されるようにして備えられる一次側並列共振コンデンサと、

一次側の出力を二次側に伝送するために設けられ、一次側には一次側巻線が巻回され、二次側には、少なくとも第1の二次巻線の部分と、この第1の二次側巻線に対して巻き上げるように形成した第2の二次巻線の部分とを有する二次側巻線が巻回されると共に、上記一次側巻線と上記二次側巻線とについては疎結合とされる所要の結合度が得られるようにされた絶縁コンバータトランスと、

上記二次側巻線に対して二次側並列共振コンデンサを並列に接続することで形成される二次側並列共振回路と、上記二次側並列共振回路を含んで形成され、上記二次側巻線から得られる交番電圧について半波整流動作を行うことで、直流出力電圧を得るように構成された第1の直流出力電圧生成手段と、

上記直流出力電圧レベルに応じて、上記スイッチング素子のスイッチング周波数を可変制御すると共に、スイッチング周期内のオフ期間を一定としたうえで、オン期間を可変するようにして上記スイッチング素子をスイッチング駆動することで、定電圧制御を行うようにされる第1の定電圧制御手段と、

上記第2の二次巻線から得られる交番電圧について、それぞれ半波整流動作を行う半波整流回路が設けられ、第2、第3、第4の直流出力電圧を得るように構成された第2の直流出力電圧生成手段と、

上記第2の二次巻線と、上記第2、第3、第4の直流出力電圧を得るためにそれぞれ設けられた半波整流回路との間に挿入される被制御巻線と、これら被制御巻線のインダクタンスをそれぞれ制御する制御巻線とから成る制御トランスを有し、上記第2、第3、第4の直流出力電圧レベルに応じて、上記被制御巻線のインダクタンスをそれぞれ可変制御することで、上記第2、第3、第4の直流出力電圧の定電圧制御を行うようにされる第2の定電圧制御手段と、

を備えることを特徴とするスイッチング電源回路。

【請求項2】 上記第2、第3、第4の直流出力電圧を得るために、それぞれ設けられた半波整流回路を形成する整流ダイオードのアノードと、二次側アースとの間には、それぞれスナバ回路が接続されていることを特徴とする請求項1に記載のスイッチング電源回路。

【請求項3】 上記第2の二次巻線は、テレビジョン受像機の垂直偏向用電圧を得るための巻線とされることを特徴とする請求項1に記載のスイッチング電源回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、カラーテレビジョン受像機やプロジェクタ装置等の各種映像機器に適用して好適なスイッチング電源回路に関するものである。

【0002】

【従来の技術】テレビジョン受像機やプロジェクタ装置等の映像機器においては、各種信号処理を行う信号系回路ブロックとして、例えばアナログIC(Integrated Circuit)系の回路ブロックと、デジタルIC系の回路ブロックが備えられているものがある。そして、このようなアナログIC系やデジタルIC系の回路ブロックを備えた映像機器では、これらの回路ブロックに対して定電圧化した動作電圧を供給するための定電圧電源が備えられている。

【0003】図8は、上記したような映像機器に備えられている従来の電源回路の一例として、例えば大型のカラーテレビジョン受像機等に備えられているスイッチング電源回路の構成を示した図である。この図8に示す電源回路では、ブリッジ整流回路Di及び平滑コンデンサCiによって、商用交流電源(交流入力電圧VAC)から交流入力電圧VACの1倍のレベルに対応する整流平滑電圧Eiを生成する。上記整流平滑電圧Ei(直流入力電圧)を入力して断続するスイッチングコンバータとしては、1石のスイッチング素子Q1を備えて、いわゆるシングルエンド方式によるスイッチング動作を行う自励式の電圧共振形コンバータが備えられている。

【0004】スイッチング素子Q1は、駆動巻線NB、共振コンデンサCB、ベース電流制限抵抗RBの直列接続回路よりなる自励発振駆動回路によって駆動され、そのスイッチング周波数は、駆動巻線NB及び共振コンデンサCBから成る共振回路の共振周波数によって決定される。なお、起動抵抗RSは、商用交流電源投入時ににおいて、整流平滑ラインに得られる起動電流をスイッチング素子Q1に対して供給するために設けられる。

【0005】スイッチング素子Q1に対しては、図示するように、クランプダイオードDD1及び一次側並列共振コンデンサCrが接続され、この一次側並列共振コンデンサCr自身のキャパシタンスと、絶縁コンバータトランスPITの一次巻線N1側のリーケージインダクタンスL1とにより電圧共振形コンバータの一次側並列共振回路を形成する。

【0006】直交形制御トランスPRT-1は、共振電流検出巻線ND、駆動巻線NB、及び制御巻線NC1が巻装された可飽和リアクトルとされる。この直交形制御トランスPRT-1は、スイッチング素子Q1を駆動すると共に、定電圧制御のために設けられる。

【0007】絶縁コンバータトランス(Power Isolation Transformer)PITは、スイッチング素子Q1のスイッチング出力を二次側に伝送する。ここでの詳しい説明は省略するが、絶縁コンバータトランスPITには、コア

に対してギャップが形成されていることで、疎結合の状態が得られるようになっている。

【0008】絶縁コンバータトランスPITの二次側には、図示するように、二次巻線N2、N3、N4、N5を巻き上げるようにして二次側巻線が形成されている。この場合、図示するように、二次巻線N4、N5の接続部が二次側アースに対して接続され、この二次側アースと二次巻線N2の巻終端部との間に二次側並列共振コンデンサC2が並列に接続されている。

【0009】即ち、図8に示す電源回路においては、絶縁コンバータトランスPITの一次側にはスイッチング動作を電圧共振形とするための並列共振回路が備えられ、二次側には電圧共振動作を得るための電圧共振回路が備えられる。なお、本明細書では、このように一次側及び二次側に対して共振回路が備えられて動作する構成のスイッチングコンバータについては、「複合共振形スイッチングコンバータ」ともいうことにする。

【0010】そして、この二次側並列共振コンデンサC2が並列に接続されている二次巻線(N2+N3+N4)に対して、整流ダイオードD01と平滑コンデンサC01から成る半波整流平滑回路が設けられ、この半波整流平滑回路からテレビジョン受像機の水平偏向用の直流出力電圧E01(135V)を得るようにしている。

【0011】また、二次巻線N3、N4から成る二次巻線(N3+N4)に対しては、整流ダイオードD02と平滑コンデンサC02から成る半波整流平滑回路が設けられ、この半波整流平滑回路から垂直偏向用の直流出力電圧E02(15V)を得ると共に、二次巻線N5に対しては、整流ダイオードD03と平滑コンデンサC03とが図示するように接続され、この整流ダイオードD03と平滑コンデンサC03から成る半波整流平滑回路から、同じく垂直偏向用の直流出力電圧E03(-15V)を得るようにしている。

【0012】つまり、絶縁コンバータトランスPITの二次側においては、二次巻線(N3+N4)、及び二次巻線N5に誘起される誘起電圧から垂直偏向用の直流出力電圧E02、E03(±15V)を得るようにしている。従って、二次巻線(N2+N3)の巻線数と、二次巻線N5の巻線数は同一とされる。

【0013】この場合、二次側直流出力電圧E01は、制御回路1に対しても分岐して入力される。制御回路1では、直流出力電圧E02を動作電圧として、直流出力電圧E01のレベル変化に応じて、制御巻線NC1に流す制御電流(直流電流)レベルを可変することで、直交形制御トランスPRT-1に巻装された駆動巻線NBのインダクタンスLBを可変制御する。これにより、駆動巻線NBのインダクタンスLBを含んで形成される自励発振駆動回路の共振回路の共振条件が変化する。これは、スイッチング素子Q1のスイッチング周波数を可変する動作となり、この動作によって二次側から出力される直流出力電

圧の定電圧化を図るようにしている。また、このような直交形制御トランスPRT-1を備えた定電圧制御の構成にあっても、一次側のスイッチングコンバータが電圧共振形とされていることで、スイッチング周波数の可変制御と同時にスイッチング周期におけるスイッチング素子Q1の導通角制御(PWM制御)を行っているものと見ることが出来る。そして、この複合的な制御動作を1組の制御回路系によって実現している。なお、本明細書では、このような複合的な制御を「複合制御方式」ともいう。

【0014】さらに、この図8に示す電源回路では、二次巻線(N3+N4)の出力からアナログIC系の回路ブロックに対して供給する直流出力電圧E04(9V)を得ると共に、二次巻線N4の出力からデジタルIC系の回路ブロックに対して供給する直流出力電圧E05(5V)を得るようにしている。

【0015】この場合、二次巻線(N3+N4)の出力は、電力損失を低減するためにインダクタL21(4.7μH)を介して整流ダイオードD04と平滑コンデンサC04から成る半波整流平滑回路に入力され、この半波整流平滑回路において、一旦、直流出力電圧E07(11V)に変換するようにされる。そして、この直流出力電圧E07からアナログIC系の回路ブロックに対して出力する直流出力電圧E04(9V)を得るようにしている。また、二次巻線N4の出力は、整流ダイオードD05と平滑コンデンサC05から成る半波整流平滑回路に入力され、この半波整流平滑回路において直流出力電圧E08(6.5V)に変換した後、この直流出力電圧E08からデジタルIC系の回路ブロックに対して出力する直流出力電圧E05(5V)、E06(3.3V)を得るようにしている。

【0016】ところで、アナログIC系及びデジタルIC系の各回路ブロックに対して供給する直流出力電圧E04～E06は、その電圧変動が±2%以内となるように定電圧化する必要がある。しかしながら、図8に示すような複合制御方式のスイッチング電源回路にあっても、二次側負荷電力P_oの変動に伴って、二次側から出力される直流出力電圧レベルが僅かながら変動するものとなる。例えば図10に示すように、二次側負荷電力P_oが軽負荷になると、直流出力電圧E02(15V)、E08(6.5V)の電圧レベルが僅かながら低下するものとされる。

【0017】このため、図8に示す電源回路においては、直流出力電圧E07(11V)から、その電圧変動が±2%以内に定電圧化された直流出力電圧E04(9V)を得るための定電圧化回路が設けられていると共に、直流出力電圧E08(6.5V)から同じく電圧変動を±2%以内に定電圧化された直流出力電圧E05(5V)、E06(3.3V)を得るための定電圧化回路がそれぞれ設けられている。

【0018】定電圧化回路は、例えばその出力電流が2 A以下とされる時は3端子シリーズレギュレータICを用いて構成し、その出力電流が2 A以上とされる時はチョッパレギュレータICを用いた降圧形コンバータによって構成するようにされる。

【0019】図8に示す電源回路の場合、直流出力電圧E04の最大定格は9 V/1.5 Aであり、その出力電流は2 A以下とされることから、直流出力電圧E04を得るための定電圧化回路は、3端子シリーズレギュレータIC-1と平滑コンデンサC041により構成して、 $\pm 2\%$ 以内に定電圧化した直流出力電圧E04 ($9\text{ V} \pm 0.18\text{ V}$)を得るようにしている。

【0020】また、直流出力電圧E05の最大定格は5 V/1.5 Aであり、その出力電流は2 A以下とされることから、この場合も3端子シリーズレギュレータIC-2と平滑コンデンサC051とから成る定電圧回路によって、 $\pm 2\%$ 以内に定電圧化した直流出力電圧E05 ($5\text{ V} \pm 0.1\text{ V}$)を得るようにしている。

【0021】これに対して、直流出力電圧E06の最大定格は3.3 V/3 Aであり、その出力電流は2 A以上とされることから、この場合の直流出力電圧E06は、フェライトビーズインダクタFBを介してPWM (Pulse Width Modulation) 制御方式の降圧形のチョッパ回路によって構成されるDC-DCコンバータ11によって、その電圧変動が $\pm 2\%$ 以内に定電圧化した直流出力電圧E06 ($3.3\text{ V} \pm 0.07\text{ V}$)を得るようにしている。

【0022】DC-DCコンバータ11は、チョッパレギュレータIC-3、フライホイールダイオードD11、及びインダクタL22 ($20\text{ }\mu\text{H}$)によって構成され、インダクタL22を介して出力される出力電圧をチョッパレギュレータICにフィードバックすることで、そのスイッチング動作を制御して出力電圧レベルの定電圧化を図るようにしている。

【0023】但し、このようなDC-DCコンバータ11は、そのスイッチング動作が矩形波形となるため、スイッチング動作に伴って発生するノイズレベルが高くなる。このため、チョッパレギュレータIC-3の前段にフェライトビーズインダクタFBを設けると共に、その後段にセラミックコンデンサCnを設け、発生するスイッチングノイズを抑制するようにしている。また、DC-DCコンバータ11の直流出力電圧には、高調波のリプル電圧成分が含まれるため、その出力電圧ラインには、電界コンデンサC061、C062とインダクタL23 ($3.3\text{ }\mu\text{H}$)とから成る π 形フィルタ回路12を設け、高周波のリプル電圧成分を除去するようにしている。

【0024】上記図8に示した電源回路の動作波形を図9に示す。この図9 (a) ~ (f) には、直流出力電圧E04~E06の電圧変動を $\pm 2\%$ 以内となるように定電圧化したうえで、直流出力電圧E01~E06の総負荷電力が

200 Wとされる条件での動作波形が示され、図9 (g) ~ (l) には、直流出力電圧E01~E06の総負荷電力が100 Wとされる条件での動作波形が示されている。

【0025】総負荷電力が200 Wとされる時は、スイッチング素子Q1のスイッチング周波数が、例えば71.4 kHzとなるように制御され、スイッチング素子Q1のオン/オフ期間TON/TOFFは $10\text{ }\mu\text{s}/4\text{ }\mu\text{s}$ となる。そして、スイッチング素子Q1のオン/オフ動作によって、一次側並列共振コンデンサCrの両端に発生する共振電圧V1は、図9 (a) のように示され、スイッチング素子Q1がオフとなる期間TOFFでは正弦波状のパルス波形が得られる。またこの時、スイッチング素子Q1には、図9 (b) に示すようなコレクタ電流ICPが流れる。

【0026】また、スイッチング素子Q1のターンオン時は、クランプダイオードDD1、スイッチング素子Q1のベース-コレクタを介してダンパー電流 (負方向) が流れ、このダンパー電流が流れるダンパー電流期間 ($0.5\text{ }\mu\text{s}$) が、ZVS (Zero Volt Switching) 領域となり、このZVS領域内においてスイッチング素子Q1がターンオンすることになる。

【0027】このようなスイッチング動作によって、絶縁コンバータトランスPITの二次側に設けられている二次側並列共振コンデンサC2の両端に発生する電圧V2は、図9 (c) に示すような共振波形となる。また、二次巻線 (N3+N4) の両端に発生する電圧V3は、図9 (d) に示すような共振波形となり、二次巻線 (N3+N4) からは、図9 (e) に示すような出力電流I3が流れる。また、二次巻線N5の両端に発生する電圧V5は、図9 (f) に示すような共振波形となる。

【0028】一方、総負荷電力が100 Wとされる時は、スイッチング素子Q1のスイッチング周波数が、例えば100 kHzとなるように制御され、スイッチング素子Q1のオン/オフ期間TON/TOFFは $6\text{ }\mu\text{s}/4\text{ }\mu\text{s}$ となる。この場合、一次側並列共振コンデンサCrの両端には、図9 (g) に示すような共振電圧V1が発生し、スイッチング素子Q1には、図9 (h) に示すようなコレクタ電流ICPが流れる。

【0029】この場合も、スイッチング素子Q1のスイッチング動作によって二次側並列共振コンデンサC2の両端に発生する電圧V2は、図9 (i) に示すような共振波形になると共に、二次巻線 (N3+N4) の両端に発生する電圧V3は、図9 (j) に示すような共振波形となり、二次巻線N3の巻終端部からは、図9 (e) に示すような電流I3が流れる。また、二次巻線N5の両端に発生する電圧V5は、図9 (l) に示すような共振波形となる。

【0030】

【発明が解決しようとする課題】ところで、図8に示し

た電源回路では、その電圧変動が $\pm 2\%$ 以内に定電圧化した直流出力電圧E04～E06を得るための定電圧化回路として、3端子シリーズレギュレータIC-1、IC-2、及びチョッパレギュレータIC-3を備えて構成されるDC-DCコンバータ11を設けるようにしているため、これらレギュレータIC-1、IC-3、及びDC-DCコンバータ11において電力損失が発生する。

【0031】例えば、直流出力電圧E04を得るための3端子シリーズレギュレータIC-1では、約3Wの電力損失が発生すると共に、直流出力電圧E05を得るための3端子シリーズレギュレータIC-2では、約2.3Wの電力損失が発生する。また、直流出力電圧E06を得るためのDC-DCコンバータ11は、そのDC-DC電力変換効率が約90%とされることから、約1.2Wの電力損失が発生する。従って、図8に示した電源回路において直流出力電圧E04～E06を得る際には、全体で約6.5Wの電力損失が発生することになる。

【0032】また、3端子シリーズレギュレータIC-1、IC-2には、放熱板を取り付ける必要があると共に、DC-DCコンバータ11には、スイッチング動作によって発生するスイッチングノイズを抑制するための対策部品として、フェライトビーズインダクタFBや、セラミックコンデンサCnを設ける必要があるため、部品点数の増加に伴って、部品コストが増加するという欠点もあった。

【0033】

【課題を解決するための手段】そこで、本発明のスイッチング電源回路は、上記した課題を考慮して以下のように構成する。即ち、入力された直流入力電圧を断続して出力するためのスイッチング素子を備えて形成されるスイッチング手段と、スイッチング手段の動作を電圧共振形とする一次側並列共振回路が形成されるようにして備えられる一次側並列共振コンデンサと、一次側の出力を二次側に伝送するために設けられ、一次側には一次側巻線が巻回され、二次側には、少なくとも第1の二次巻線の部分と、この第1の二次側巻線に対して巻き上げるように形成した第2の二次巻線の部分とを有する二次側巻線が巻回されると共に、一次側巻線と二次側巻線については疎結合とされる所要の結合度が得られるようにされた絶縁コンバータトランスと、二次側巻線に対して二次側並列共振コンデンサを並列に接続することで形成される二次側並列共振回路と、二次側並列共振回路を含んで形成され、二次側巻線から得られる交番電圧について半波整流動作を行うことで、直流出力電圧を得るように構成された第1の直流出力電圧生成手段と、直流出力電圧レベルに応じて、スイッチング素子のスイッチング周波数を可変制御すると共に、スイッチング周期内のオフ期間を一定としたうえで、オン期間を可変するようにしてスイッチング素子をスイッチング駆動することで、定電圧制御を行うようにされる第1の定電圧制御手段とを

備える。そして、第2の二次巻線から得られる交番電圧について、それぞれ半波整流動作を行う半波整流回路が設けられ、第2、第3、第4の直流出力電圧を得るように構成された第2の直流出力電圧生成手段と、第2の二次巻線と、第2、第3、第4の直流出力電圧を得るためにそれぞれ設けられた半波整流回路との間に挿入される被制御巻線と、これら被制御巻線のインダクタンスをそれぞれ制御する制御巻線とから成る制御トランスを有し、第2、第3、第4の直流出力電圧レベルに応じて、被制御巻線のインダクタンスをそれぞれ可変制御することで、第2、第3、第4の直流出力電圧の定電圧制御を行うようにされる第2の定電圧制御手段とを備えるようにした。

【0034】即ち、本発明は、絶縁コンバータトランスの第2の二次巻線に発生する交番電圧から第2～第4の直流出力電圧を得る際には、制御トランスによって構成される第2の定電圧制御手段により、第2～第4の直流出力電圧の定電圧化を図ることで、スイッチング電源回路における電力損失を低減するようにした。

【0035】

【発明の実施の形態】図1の回路図は、本発明の実施の形態としてのスイッチング電源回路の構成を示した図である。この図に示す電源回路は、一次側に電圧共振形コンバータを備えると共に、二次側に並列共振回路を備える複合共振形スイッチングコンバータとしての構成を採る。図1に示す電源回路には、例えばこの図には示していない商用交流電源からブリッジ整流回路を介して入力される入力電圧を、平滑コンデンサCiによって平滑した直流入力電圧Eiが入力される。

【0036】上記直流入力電圧Eiを入力して断続するスイッチングコンバータは、一石のスイッチング素子Q1を備えて、いわゆるシングルエンド方式で自励式によりスイッチング動作を行う電圧共振形コンバータを備えて構成される。この場合、スイッチング素子Q1には、高耐圧のバイポーラトランジスタ(BJT; 接合型トランジスタ)が用いられる。

【0037】スイッチング素子Q1のベースは、ベース電流制限抵抗RB、起動抵抗RSを介して平滑コンデンサCiの正極側と接続され、そのエミッタは一次側アースに接地される。スイッチング素子Q1のベースと一次側アースとの間には、駆動巻線NB、共振コンデンサCB、ベース電流制限抵抗RBの直列接続回路よりなる自励発振駆動用の直列共振回路が接続される。また、スイッチング素子Q1のベースと平滑コンデンサCiの負極(一次側アース)間に挿入されるクランプダイオードDD1によって、スイッチング素子Q1のオフ時に流れるクランプ電流の経路を形成するようにされる。スイッチング素子Q1のコレクタは、絶縁コンバータトランスPITの一次側に形成されている一次側巻線N1の一端に接続され、そのエミッタは接地される。

【0038】上記スイッチング素子Q1のコレクターエミッタ間に対しては、一次側並列共振コンデンサC_rが並列に接続されている。この一次側並列共振コンデンサC_rは、自身のキャパシタンスと、一次側巻線N1側のリーケージインダクタンスL1とにより電圧共振形コンバータの一次側並列共振回路を形成する。そして、ここでは詳しい説明を省略するが、スイッチング素子Q1のオフ時には、この一次側並列共振回路の作用によって、一次側共振コンデンサC_rの両端に発生する両端電圧V₁が、実際には正弦波状のパルス波形となって電圧共振形の動作が得られるものとされる。

【0039】直交形制御トランスPRT-1は、共振電流検出巻線ND、駆動巻線NB、及び制御巻線NC1が巻装された可飽和リアクトルとされ、スイッチング素子Q1を駆動すると共に、定電圧制御のために設けられる。このような直交形制御トランスPRT-1の構造としては、図示は省略するが、4本の磁脚を有する2つのダブルコの字形コアの互いの磁脚の端部を接合するようにして立体型コアを形成する。そして、この立体型コアの所定の2本の磁脚に対して、同じ巻回方向に共振電流検出巻線ND、駆動巻線NBを巻装し、更に制御巻線NC1を、上記共振電流検出巻線ND及び駆動巻線NBに対して直交する方向に巻装するようにして構成される。

【0040】この場合、直交形制御トランスPRT-1においては、共振電流検出巻線NDが、平滑コンデンサC_iの正極と、一次側巻線N1との間に直列に挿入されることで、スイッチング素子Q1のスイッチング出力は、一次側巻線N1を介して共振電流検出巻線NDに伝達される。そして、共振電流検出巻線NDに得られたスイッチング出力がトランス結合を介して駆動巻線NBに誘起されることで、駆動巻線NBにはドライブ電圧としての交番電圧が発生する。このドライブ電圧は、自励発振駆動回路を形成する直列共振回路(NB, CB)からベース電流制限抵抗RBを介して、ドライブ電流としてスイッチング素子Q1のベースに出力される。これにより、スイッチング素子Q1は、直列共振回路の共振周波数により決定されるスイッチング周波数でスイッチング動作を行うことになる。

【0041】絶縁コンバータトランス(Power Isolation Transformer)PITは、スイッチング素子Q1のスイッチング出力を二次側に伝送する。絶縁コンバータトランスPITの構造としては、図6に示すように、例えばフェライト材によるE型コアCR1、CR2を互いの磁脚が対向するように組み合わせたEE型コアが備えられ、このEE型コアの中央磁脚に対して、分割ボビンBを利用して一次側巻線N1と、二次側巻線N2がそれぞれ分割された状態で巻装される。そして、中央磁脚に対しては図のようにギャップGを形成するようにしている。これによって、所要の結合係数による疎結合が得られる。ギャップGは、E型コアCR1、CR2の中央磁脚を、2

本の外磁脚よりも短くすることで形成することが出来る。また、結合係数kとしては、例えば $k \approx 0.85$ という疎結合の状態を得るようにしており、その分、飽和状態が得られにくいようにしている。

【0042】ところで、絶縁コンバータトランスPITの二次側動作としては、一次側巻線N1、二次側巻線N2の極性(巻方向)と整流ダイオードD0の接続関係、及び二次側巻線に励起される交番電圧の極性変化によって、一次側巻線N1のインダクタンスL1と二次側巻線N2のインダクタンスL2との相互インダクタンスMについて、+Mの動作モード(加極性モード; フォワード動作)となる場合と、-Mの動作モード(減極性モード; フライバック動作)となる場合がある。例えば、図7(a)に示す回路と等価となる場合に相互インダクタンスは+Mとなり、図7(b)に示す回路と等価となる場合に相互インダクタンスは-Mとなる。

【0043】なお、図1に示す電源回路においては、絶縁コンバータトランスPITの一次側巻線N1と二次側巻線N2、N5A、N5Bの極性が+Mの動作モードとなる期間において、整流ダイオードD01~D03を介して平滑コンデンサC01~C03の充電動作が行われるものとされる。

【0044】絶縁コンバータトランスPITの二次側には、図示するように、第1の二次巻線とされる二次巻線N2と、第2の二次巻線とされる二次巻線N5A、N5Bとを巻き上げるようにして二次側巻線が形成されている。この場合、図示するように、二次巻線N5Aと二次巻線N5Bとの間に設けられているタップが二次側アースに対して接続され、この二次側アースと二次巻線N2の巻終端部との間に、二次側並列共振コンデンサC2が接続されている。即ち、二次側並列共振コンデンサC2は二次巻線(N2+N5A)に対して並列に接続されている。

【0045】この場合、絶縁コンバータトランスPITの二次側では、二次巻線(N2+N5A)のリーケージインダクタンス(L2+L5A)と、二次側並列共振コンデンサC2のキャパシタンスとによって二次側並列共振回路が形成される。これにより、絶縁コンバータトランスPITの二次側において電圧共振動作が得られ、絶縁コンバータトランスPITの二次側に誘起される交番電圧は共振電圧波形となる。

【0046】二次巻線(N2+N5A)には、整流ダイオードD01と、平滑コンデンサC01から成る半波整流平滑回路が設けられ、この半波整流平滑回路からテレビジョン受像機の水平偏向用の直流出力電圧E01(135V)を得るようにしている。また、二次巻線N5Aには、整流ダイオードD02と、平滑コンデンサC02から成る半波整流平滑回路が設けられ、この半波整流平滑回路から垂直偏向用の直流出力電圧E02(15V)を得るようにしている。

【0047】さらに、二次巻線N5Bには、整流ダイオー

ドD03と平滑コンデンサC03から成る半波整流平滑回路を設けるようにしている。この場合、二次巻線N5Bには、その巻始端部に対して整流ダイオードD03のカソードを接続すると共に、そのアノードに対して平滑コンデンサC03の負極側を接続することで、二次巻線N5Bから負レベルとされる垂直偏向用の直流出力電圧E03(-15V)を得るようにしている。つまり、絶縁コンバータトランスPITの二次側においては、二次巻線N5A、N5Bに誘起される誘起電圧から垂直偏向用の直流出力電圧E02、E03($\pm 15V$)を得るようにしている。この場合、二次巻線N5A、N5Bの巻線数は同数とされる。

【0048】即ち、図1に示す電源回路では、一次側にはスイッチング動作を電圧共振形とするための一次側並列共振回路が備えられ、二次側には電圧共振動作を得るための二次側並列共振回路が備えられた複合共振形スイッチングコンバータが構成されている。

【0049】なお、このような複合共振形スイッチングコンバータとしての構成は、先に図6にて説明したように、絶縁コンバータトランスPITに対してギャップGを形成して所要の結合係数による疎結合としたことによって、更に飽和状態となりにくい状態を得たことで実現されるものである。例えば、絶縁コンバータトランスPITに対してギャップGが設けられない場合には、フライバック動作時において絶縁コンバータトランスPITが飽和状態となって動作が異常となる可能性が高く、二次側の整流動作が適正に行われるのを望むのは難しい。

【0050】上記した直流出力電圧E01は、制御回路1に対しても分岐して入力される。制御回路1は、例えば誤差増幅器等によって構成され、直流出力電圧E02(15V)を動作電圧として、絶縁コンバータトランスPITの二次側から出力される直流出力電圧E01のレベル変化に応じて、直交型制御トランスPRT-1の制御巻線NC1に流す制御電流(直流電流)レベルを可変することで、直交形制御トランスPRT-1に巻装された駆動巻線NBのインダクタンスLBを可変制御する。これにより、駆動巻線NBのインダクタンスLBを含んで形成されるスイッチング素子Q1のための自励共振駆動回路内の直列共振回路の共振条件が変化し、スイッチング素子Q1のスイッチング周波数を可変する動作となる。この動作によって、例えば絶縁コンバータトランスPITの二次側から出力される直流出力電圧E01~E03の安定化が図られる。

【0051】図1に示した本実施の形態の電源回路のように、駆動巻線NBのインダクタンスLBを可変制御する直交形制御トランスPRT-1が設けられる場合、スイッチング周波数を可変するにあたり、スイッチング素子Q1がオフとなる期間T_{OFF}を一定としたうえで、オンとなる期間T_{ON}を可変制御するようにされる。つまり、図1に示す電源回路では、定電圧制御動作として、スイッチング周波数を可変制御することで、スイッチング出力

に対する共振インピーダンス制御を行い、これと同時に、スイッチング周期におけるスイッチング素子Q1の導通角制御(PWM制御)を行う複合制御方式としての動作が行われていることになる。

【0052】さらに、図1に示した電源回路には、フェライトトランスによって構成される3組の直交形制御トランスPRT-2、PRT-3、PRT-4が設けられている。この場合、各直交形制御トランスPRT-2~PRT-4は、それぞれ被制御巻線NR2、NR3、NR4と、制御巻線NC2、NC3、NC4が巻装された可飽和リアクトルとされ、後述する直流出力電圧E04、E05、E06の定電圧制御を行うようにされる。

【0053】これら直交形制御トランスPRT-2~PRT-4の構造としては、図3(a)に示すように、4本の磁脚を有する2つのダブルコの字形コア50a、50bの互いの磁脚の端部を接合するようにして立体型コア(フェライトコア)50を形成する。そして、この立体型コア50の所定の2本の磁脚に対して、被制御巻線NRを巻装すると共に、この被制御巻線NRに対して直交する方向に制御巻線NCを巻装することで構成される。なお、この場合は、コの字形コア50a、50bが対向する部分にはギャップGが設けられている。

【0054】図3(b)は、上記図3(a)に示した直交形制御トランスPRT-2~PRT-4のインダクタンス重畳特性の一例を示した図である。なお、この図3(b)に示すインダクタンス重畳特性の一例としては、図3(a)に示したコの字形コア50a、50bの磁心断面積を $4 \times 4 \text{ mm}$ 、被制御巻線NR=6T(ターン)、制御巻線NC=1000T、ギャップG=75 μm とした時のものとされる。

【0055】この場合、各直交型制御トランスPRT2~PRT-4は、図示するように、制御巻線NCを流れる制御電流(直流電流)のレベルに応じて、その被制御巻線NRのインダクタンスLRを変化させることで被制御巻線NRを流れる電流I4の可変制御を行うものとされる。

【0056】各直交型制御トランスPRT2~PRT-4に設けられている被制御巻線NC2~NC4の一端は、絶縁コンバータトランスPITの二次巻線N5Bの巻始端部に接続される。そして、直交型制御トランスPRT-2の被制御巻線NC2の他端が、例えばショットキーダイオードなどからなる整流ダイオードD04のアノードに接続され、この整流ダイオードD04と平滑コンデンサC04から成る半波整流平滑回路から直流出力電圧E04(第2の直流出力電圧)を得るようにしている。同様に、直交型制御トランスPRT-3の被制御巻線NC3の他端をショットキーダイオードなどからなる整流ダイオードD05のアノードに接続することで、この整流ダイオードD05と平滑コンデンサC05から成る半波整流平滑回路から直流出力電圧E05(第3の直流出力電圧)を得る。また直交

型制御トランスPRT-4の被制御巻線NC4の他端をショットキーダイオードなどからなる整流ダイオードD06のアノードに接続することで、この整流ダイオードD06と平滑コンデンサC06とから成る半波整流平滑回路から直流出力電圧E06（第4の直流出力電圧）を得るようにしている。

【0057】そして、これら直流出力電圧E04～E06は、それぞれ制御回路2, 3, 4に対しても分岐して入力される。制御回路2～4もまたは、例えば温度補償等が施されているシャントレギュレータなどの誤差増幅器によって構成され、それぞれの制御回路2～4に対しては動作電圧として直流出力電圧E02が入力されている。

【0058】制御回路2においては、直流出力電圧E04のレベル変化に応じて、直交型制御トランスPRT-2の制御巻線NC2に流す制御電流（直流電流）レベルを可変制御することで、被制御巻線NR2のインダクタンスL2を可変するようにしている。これにより、直交型制御トランスPRT-2の被制御巻線NR2を介して整流ダイオードD04に流れる電流I4を制御して、直流出力電圧E04の電圧レベルを $9V \pm 0.18V$ 以内に定電圧化するようにしている。

【0059】同様に、制御回路3, 4においては、それぞれ直流出力電圧E05, E06のレベル変化に応じて、直交型制御トランスPRT-3, PRT-4の制御巻線NC3, NC4に流す制御電流（直流電流）レベルを可変制御することで、それぞれ被制御巻線NR3, NR4のインダクタンスLR3, LR4を可変する。これにより、それぞれの直交型制御トランスPRT-2, PRT-3の被制御巻線NR3, NR4に流れる電流を制御して、直流出力電圧E05を $5V \pm 0.1V$ 以内に定電圧化すると共に、直流出力電圧E06を $3.3V \pm 0.07V$ 以内に定電圧化するようにしている。

【0060】また、各直交型制御トランスPRT2～PRT-4の被制御巻線NR2～NR4が接続される整流ダイオードD04～D06のアノードと二次側アースとの間には、それぞれRCスナバ回路5a, 5b, 5cが設けられている。

【0061】各RCスナバ回路5a～5cは、それぞれ破線で囲って示したように、コンデンサCS2, CS3, CS4と抵抗RS2, RS3, RS4の直列接続によって構成され、各整流ダイオードD04～D06を流れる電流に含まれる高周波のリンギング電流を抑制するものとされる。これは、例えば各整流ダイオードD04～D06が導通状態とされ、各直交型制御トランスPRT-2～PRT-4の被制御巻線NR2～NR4に電流が流れている状態のもとで、整流ダイオードD04～D06が非導通状態になると、各整流ダイオードD04～D06のアノード電極とカソード電極間の空乏層の静電容量と、被制御巻線NR2～NR4のインダクタンスLR2～LR4とにより、整流ダイオードD04～D06に高周波のリンギング電流が発生する。そし

て、このような高周波のリンギング電流は、整流ダイオードD04～D06の耐圧を越えたものとなる。そこで、図1に示す電源回路では、整流ダイオードD04～D06のアノードに対して、RCスナバ回路5a～5cを設けることで、高周波のリンギング電流を抑制するようにしている。

【0062】実験によれば、図1に示した電源回路を実際に構成する場合は、二次側並列共振コンデンサC2=0.01 μ F、絶縁コンバータトランスPITの二次巻線N2=40T、二次巻線N5A, N5B=5T、直交型制御トランスPRT-2～PRT-4の被制御巻線NR2=8T, NR3=10T, NR4=12T、コンデンサCS2～CS4=4700PF、抵抗RS2～RS4=680 Ω が選定される。

【0063】なお、図1に示す電源回路においては、アナログIC用の動作電圧として9Vの直流出力電圧E04を得るようにしているが、9Vの直流出力電圧E04の代わりに、或いは更にアクティブクランプ回路を設けるなどして、12VのアナログIC用の直流出力電圧E04を得ることも可能とされる。また同様に、2.5VのデジタルIC用の動作電圧を得ることも可能である。

【0064】ここで、図1に示したスイッチング電源回路の動作波形の一例として、上記したような構成部品によって構成した場合の動作波形を図2に示す。この図2(a)～(e)には、直流出力電圧E04～E06の電圧変動が $\pm 2\%$ 以内となるように定電圧化したうえで、直流出力電圧E01, E02の総負荷電力が200Wとされる条件での動作波形が示され、図2(f)～(j)には、直流出力電圧E01, E02の総負荷電力が100Wとされる条件での動作波形が示されている。

【0065】図1に示した電源回路の総負荷電力が200Wとされる時は、スイッチング素子Q1のスイッチング周波数が、例えば71.4kHzとなるように制御され、スイッチング素子Q1のオン/オフ期間TON/TOFFは10 μ s/4 μ sとなる。そして、スイッチング素子Q1のオン/オフ動作によって、並列共振コンデンサCrの両端に発生する共振電圧V1は、図2(a)のように示され、スイッチング素子Q1がオフとなる期間TOFFでは、そのピーク電圧が600VPとされる正弦波状のパルス波形が得られる。またこの時、スイッチング素子Q1には、図2(b)に示すようなコレクタ電流ICPが流れることになる。

【0066】また、スイッチング素子Q1のターンオン時は、クランプダイオードD01、スイッチング素子Q1のベース-コレクタを介してダンパー電流（負方向）が流れる。このダンパー電流が流れるダンパー電流期間（2 μ s）が、ZVS領域となり、このZVS領域内においてスイッチング素子Q1がターンオンすることになる。

【0067】このようなスイッチング動作によって、絶

緑コンバータトランスPITの二次巻線N5Bには、図2(c)に示すような共振電圧V5が発生すると共に、整流ダイオードD04のアノードには、図2(d)に示すような電圧V4が発生し、整流ダイオードD04を流れる電流I4は、図2(e)に示すような共振波形となる。

【0068】一方、総負荷電力が100Wとされる時は、スイッチング素子Q1のスイッチング周波数が、例えば100kHzとなるように制御され、スイッチング素子Q1のオン/オフ期間TON/TOFFは6μs/4μsとなる。この場合、並列共振コンデンサCrの両端には、図2(f)に示すような共振電圧V1が発生し、スイッチング素子Q1には、図2(g)に示すようなコレクタ電流ICPが流れる。

【0069】この場合も、スイッチング素子Q1のターンオン時は、クランプダイオードDD1、スイッチング素子Q1のベースコレクタを介してダンパー電流(負方向)が流れ、このダンパー電流期間(1.5μs)がZVS領域となって、スイッチング素子Q1がターンオンすることになる。

【0070】このようなスイッチング動作によって、絶縁コンバータトランスPITの二次巻線N5Bには、図2(h)に示すような共振電圧V5が発生すると共に、整流ダイオードD04のアノードには、図2(i)に示すような共振電圧V4が発生し、整流ダイオードD04を流れる電流I4は、図2(j)に示すような共振波形となる。

【0071】これら図2(a)～(e)と、図2(f)～(j)に示した動作波形から分かるように、図1に示した電源回路では、総負荷電力Poが200Wから100Wまで変動した時はスイッチング素子Q1のスイッチング周波数が71.4kHz～100kHzまで可変することになるが、スイッチング周波数を可変するにあたり、スイッチング素子Q1のオフ期間を一定にしたうえで、オン期間を可変制御されていることから、スイッチング素子Q1のスイッチング動作は複合制御方式によって制御されていることが分かる。また、各部の動作波形は何れも共振波形となっていることが分かる。

【0072】また、図9(b)に示した従来の電源回路の動作波形と、図2(b)に示した本実施の形態の電源回路の動作波形を比較した場合は、最大負荷電力(200W)時においてスイッチング素子Q1にダンパー電流が流れるダンパー電流期間のZVS領域が、0.5μsから2μsまで拡大されていることが分かる。

【0073】このように、図1に示した本実施の形態とされるスイッチング電源回路は、複合共振形としてのスイッチングコンバータを構成したうえで、絶縁コンバータトランスPITの二次側から、その電圧変動が±2%以内とされる直流出力電圧E04～E06を得るために、直交型制御トランスPRT-2～PRT-4を設けるようにしている。そして、直流出力電圧E04～E06のレベル

変化に基づいて、直交型制御トランスPRT-2～PRT-4に設けられている被制御巻線NR2～NR4のインダクタンスLR2～LR4を可変制御することで、各直流出力電圧E04～E06の定電圧化を図るようにしている。

【0074】このため、図1に示した電源回路から定電圧化した各直流出力電圧E04～E06を得る際に発生する電力損失は、主に直交型制御トランスPRT-2～PRT-4の制御電力損失となる。例えば、最大負荷電力時(200W時)において、各々の直交型制御トランスPRT-2～PRT-4の制御巻線NC2～NC4に流れる直流制御電流IC2～IC4は約40mAとされることから、各々の直交型制御トランスPRT-2～PRT-4における制御電力損失は約0.6Wとなり、3組の直交型制御トランスPRT-2～PRT-4を備えている図1に示した電源回路の制御電力損失は約1.8Wとなる。

【0075】また、直交型制御トランスPRT-2～PRT-4の被制御巻線NR2～NR4は、その巻線数が少ないため、各々被制御巻線NR2～NR4における電力損失は無視することも可能とされるが、実際には直交型制御トランスPRT-2からPRT-4に設けられているフェライト磁心の鉄損が僅かながら加わると共に、RCスナバ回路5a～5cを形成する抵抗RS2～RS4における電力損失が発生するため、図1に示した電源回路から定電圧化した直流出力電圧E04～E06を得る際に発生する電力損失の総計は約2.4Wとなる。

【0076】これに対して、図8に示した電源回路から定電圧化した直流出力電圧E04～E06を得る際に発生する電力損失は、先において説明したように、約6.5Wとされることから、図8に示した従来の電源回路における電力損失と、図1に示した電源回路の電力損失を比較すれば、図1に示した電源回路のほうが、約4.1W電力損失を低減することが可能になる。よって、図1に示した電源回路では、図8に示した従来の電源回路に比べて交流入力電力を約4.5W低減することができ、それだけ省エネルギー化が図られることになる。

【0077】また、図1に示した電源回路では、図8に示した従来の電源回路のように、直流出力電圧E04、E05を得るための3端子シリーズレギュレータが必要ないことから、3端子シリーズレギュレータに取り付ける放熱板も不要になる。

【0078】また図8に示した従来の電源回路では、直流出力電圧E06を得るためのDC-DCコンバータ11の動作波形が矩形波形とされることから、スイッチング動作に伴ってスイッチングノイズが発生するため、このスイッチングノイズを抑制するための対策部品や、高周波のリップル電圧を除去するためのπ形フィルタ回路を設ける必要があった。これに対して、図1に示した電源回路では、各部の動作波形が共振波形となり、各部の動作波形は何れも滑らかになるため、スイッチング動作に伴うスイッチングノイズが抑制され、スイッチングノイ

ズを抑制するための対策部品や、高周波のリプル電圧を除去するための π 形フィルタ回路が不要になり、例えば図8に示した従来の電源回路では6組必要であった平滑用の電界コンデンサが3組で済むことになる。よって、図1に示した本実施の形態とされる電源回路では、その分、部品点数を削減できるので、部品コストの低減を図ることができる。

【0079】さらにまた、本実施の形態の電源回路では、最大負荷電力(200W)時においてスイッチング素子Q1にダンパー電流が流れるダンパー電流期間のZVS領域が、従来の0.5 μ Sから2 μ Sまで拡大されている。これは、交流入力電圧や負荷電力の変動に対してスイッチング素子Q1の安定動作領域が拡大されていることを意味している。従って、図1に示した本実施の形態の電源回路と、図8に示した従来の電源回路を比較した場合は、本実施の形態の電源回路のほうが、交流入力電圧や負荷電力の変動に対する制御範囲を拡大することが可能になる。

【0080】また、本発明の電源回路としては、図1に示した回路構成に限定されるものでない。図4は、本発明の第2の実施の形態とされるスイッチング電源回路の二次側構成を示した図である。なお、図1に示す電源回路と同一部分には同一符号を付して説明は省略する。また、この図4に示す電源回路の一次側回路の構成としては、図1に示したような自励形の電圧共振コンバータと同一とされるため図示は省略する。

【0081】この図4に示す電源回路は、各直交型制御トランスPRT-2~PRT-4を形成する被制御巻線NR2~NR4の一端が絶縁コンバータトランスPITの二次巻線N5Aの巻終端部に接続されている点が、図1に示したスイッチング電源回路とは異なるものとされる。即ち、図4に示す電源回路においては、二次巻線N5Aに発生する共振電圧V3を、各直交型制御トランスPRT-2~PRT-4を介して整流ダイオードD04~D06に出力することで、平滑コンデンサC04~C06の両端から、定電圧化した直流出力電圧E04~E06を得るようにしたものである。

【0082】実験によれば、この図4に示した電源回路を実際に構成する場合は、二次側並列共振コンデンサC2=0.01 μ F、絶縁コンバータトランスPITの二次巻線N2=40T、二次巻線N5A、N5B=5T、直交型制御トランスPRT-2~PRT-4の被制御巻線NR2=6T、NR3=8T、NR4=10T、コンデンサCS2~CS4=4700PF、抵抗RS2~RS4=470 Ω が選定される。

【0083】ここで、図4に示したスイッチング電源回路の動作波形の一例として、上記したような構成部品によって構成した場合の動作波形を図5に示す。この図5(a)~(d)には、直流出力電圧E04、E05、E06を定電圧化したうえで、直流出力電圧E01と直流出力電圧

E02との総負荷電力が200Wとされる条件での動作波形が示され、図5(e)~(h)には、直流出力電圧E01と直流出力電圧E02との総負荷電力が100Wとされる条件での動作波形が示されている。

【0084】図4に示した電源回路の総負荷電力が200Wとされる時は、絶縁コンバータトランスPITの二次側に設けられている二次側並列共振コンデンサC2の両端には、図5(a)に示すような共振電圧V2が発生すると共に、二次巻線N5Aからは図5(b)に示すような共振電圧V3が得られる。そして、直交型制御トランスPRT-2の被制御巻線NR2の他端側とされる整流ダイオードD04のアノードには、図5(c)に示すような電圧V4が発生すると共に、整流ダイオードD04を流れる電流I4は、図5(d)に示すような共振波形となる。

【0085】一方、総負荷電力が100Wとされる時は、二次側並列共振コンデンサC2の両端には、図5(e)に示すような共振電圧V2が発生すると共に、二次巻線N5Aからは、図5(f)に示すような共振電圧V3が得られる。そして、直交型制御トランスPRT-2の被制御巻線NR2の他端側とされる整流ダイオードD04のアノードには、図5(g)に示すような電圧V4が発生すると共に、整流ダイオードD04を流れる電流I4は、図5(h)に示すような共振波形となる。

【0086】そして、この場合も図5(a)~(d)と、図5(e)~(h)に示した動作波形を比較すれば、絶縁コンバータトランスPITの二次側から得られる共振電圧V2の周期が、それぞれ6 μ S/8 μ S、6 μ S/5 μ Sとなっていることから、この場合もスイッチング素子Q1のスイッチング動作は、複合制御方式によって制御されていることが分かる。また、各部の動作波形は何れも共振波形となっていることが分かる。

【0087】従って、図4に示した電源回路においても、先に図1に示した電源回路と同様、複合共振形としてのスイッチングコンバータを構成したうえで、絶縁コンバータトランスPITの二次側に、直交型制御トランスPRT-2~PRT-4を設けることで、各直流出力電圧E04~E06の定電圧化を図るようにしている。従って、この場合も、図4に示す電源回路から各直流出力電圧E04~E06の定電圧化に伴う電力損失の総計は約2.4Wとなり、図8に示した従来の電源回路の電力損失と比較すれば、電力損失を約4.1W低減することができる。よって、交流入力電力を約4.5W低減することができ、それだけ省エネルギー化を図ることができる。

【0088】また、この場合も3端子シリースレギュレータが不要になるので、3端子シリースレギュレータに付ける放熱板や、スイッチングノイズや高周波のリプル電圧を抑制するための対策部品なども不要になるため、その分、部品点数を削減でき、部品コストの低減を図ることができる。

【0089】さらにまた、図5に示す波形図には示され

ていないが、この場合もスイッチング素子Q1のZVS領域が拡大されるため、図8に示した従来の電源回路に比べて交流入力電圧や負荷電力の変動に対する制御範囲の拡大を図ることが可能になる。

【0090】なお、これまで説明した本実施の形態においては、電源回路の一次側回路の構成を自励形の電圧共振コンバータとして説明しているが、これおはあくまでも一例であり、本発明としては例えば他励式の電圧共振コンバータなどによっても構成することが可能とされる。

【0091】また、本実施の形態においては、一次側に対して自励式による共振コンバータを備えた構成の下で定電圧制御を行うための制御トランスとして直交形制御トランスPRTが用いられているが、この直交形制御トランスPRTの代わりに、先に本出願人により提案された斜交形制御トランスを採用することができる。上記斜交形制御トランスの構造としては、ここでの図示は省略するが、例えば直交形制御トランスの場合と同様に、4本の磁脚を有する2組のダブルコの字形コアを組み合わせることで立体型コアを形成する。そして、この立体型コアに対して制御巻線NC1と駆動巻線NBを巻装するのであるが、この際に、制御巻線と駆動巻線の巻方向の関係が斜めに交差する関係となるようにされる。具体的には、制御巻線NC1と駆動巻線NBの何れか一方の巻線を、4本の磁脚のうちで互いに隣り合う位置関係にある2本の磁脚に対して巻装し、他方の巻線を対角の位置関係にあるとされる2本の磁脚に対して巻装するものである。そして、このような斜交形制御トランスを備えた場合には、駆動巻線を通れる交流電流が負の電流レベルから正の電流レベルとなった場合でも駆動巻線のインダクタンスが増加するという動作傾向が得られる。これにより、スイッチング素子をターンオフするための負方向の電流レベルは増加して、スイッチング素子の蓄積時間が短縮されることになるので、これに伴ってスイッチング素子のターンオフ時の下降時間も短くなり、スイッチング素子の電力損失をより低減することが可能になるものである。

【0092】

【発明の効果】以上説明したように本発明のスイッチング電源回路は、絶縁コンバータトランスの第2の二次巻線に発生する交番電圧から第2～第4の直流出力電圧を得る際には、制御トランスによって構成される第2の定電圧制御手段により、第2～第4の直流出力電圧の定電圧化を図るようにしている。このような構成とした場合は、第2～第4の直流出力電圧の定電圧化に伴う電力損失を、従来の電源回路に比べて低減することができるため、交流入力電力を低減することも可能になり、省エネルギー化を図ることができる。

【0093】また、従来の電源回路のように、定電圧化した第2～第4の直流出力電圧を得るために3端子シリーズレギュレータやDC-DCコンバータを設ける必要がないため、3端子シリーズレギュレータに取り付けられる放熱板が不要になると共に、DC-DCコンバータにおいて発生するスイッチングノイズや高周波のリップル電圧を抑制するための対策部品等が不要になる。よって、従来の電源回路に比べて部品点数を削減することができ、その分、部品コストを安価なものとすることができる。

【0094】さらにまた、本発明では、スイッチング素子の安定動作領域とされるZVS領域を、従来に比べて拡大することができるので、従来の電源回路と比較した場合は、交流入力電圧や負荷電力の変動に対する制御範囲を拡大することが可能になる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態とされる電源回路の構成を示した図である。

【図2】図1に示した電源回路の要部の動作を示す波形図である。

【図3】図1に示した電源回路に備えられている直交形制御トランスの構成と、そのインダクタンス重畳特性を示した図である。

【図4】本発明の第2の実施の形態とされる電源回路の構成を示した図である。

【図5】図4に示した電源回路の要部の動作を示す波形図である。

【図6】絶縁コンバータトランスの構造を示す断面図である。

【図7】相互インダクタンスが $+M/-M$ の場合の各動作を示す説明図である。

【図8】従来の電源回路の構成を示した図である。

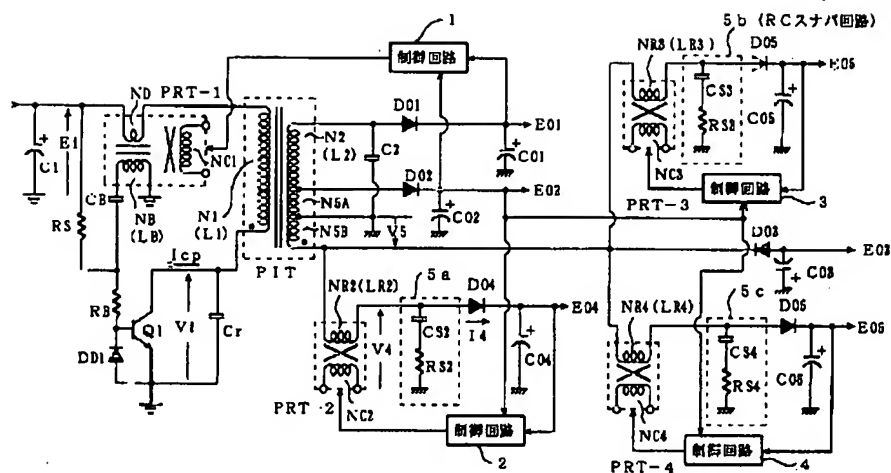
【図9】図8に示した電源回路の要部の動作を示した波形図である。

【図10】図8に示した電源回路の負荷電力に対する直流出力電圧の変動を示した図である。

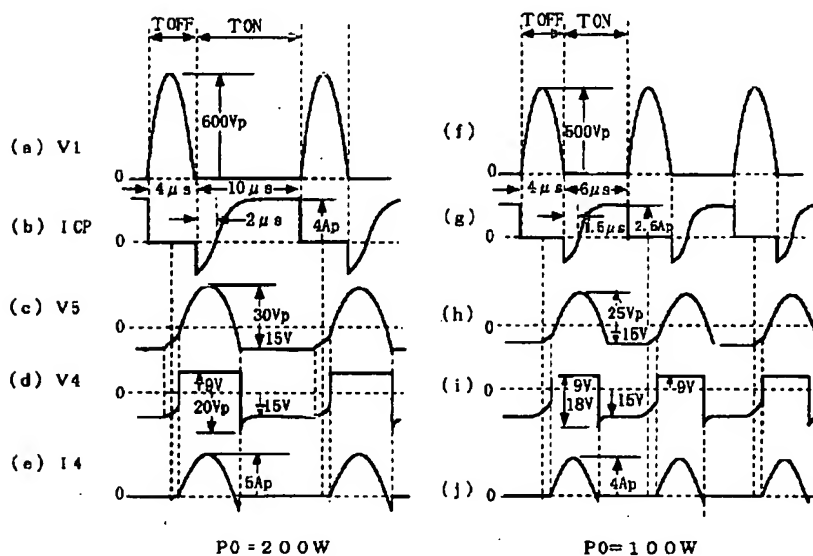
【符号の説明】

1～4 制御回路、5a～5c RCスナバ回路、Ci 平滑コンデンサ、Cr 一次側並列共振コンデンサ、C2 二次側並列共振コンデンサ、CB 共振コンデンサ、CS2～CS4 コンデンサ、DD1 クランプダイオード、D01～D06 整流ダイオード、N1 一次巻線、N2 N5A N5B 二次巻線、NB 駆動巻線、NC1～NC4 制御巻線、NR2～NR4 被制御巻線、PIT 絶縁コンバータトランス、PRT-1～PRT-4 直交形制御トランス、Q1 スwitchング素子、R1 R2 RS2～RS4 RB 抵抗

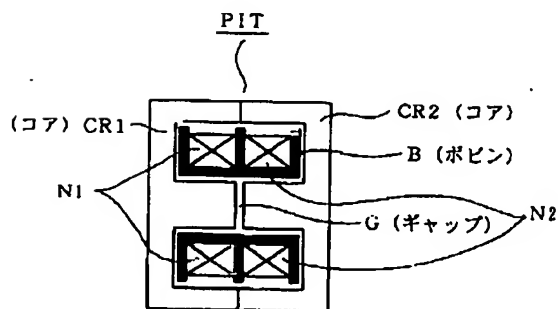
【図1】



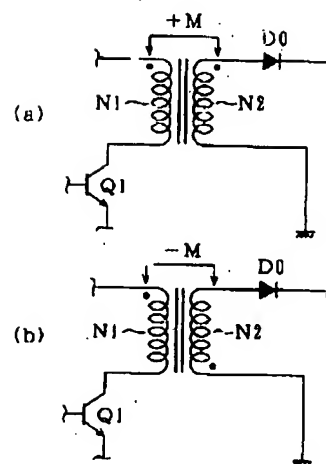
【図2】



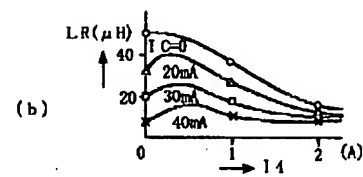
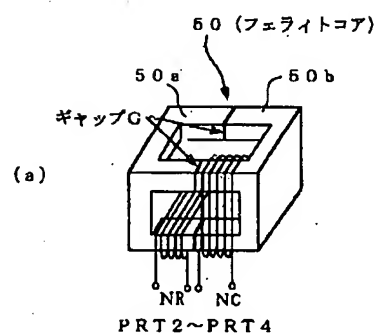
【図6】



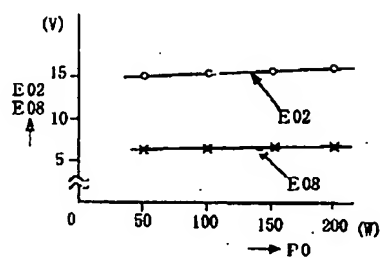
【図7】



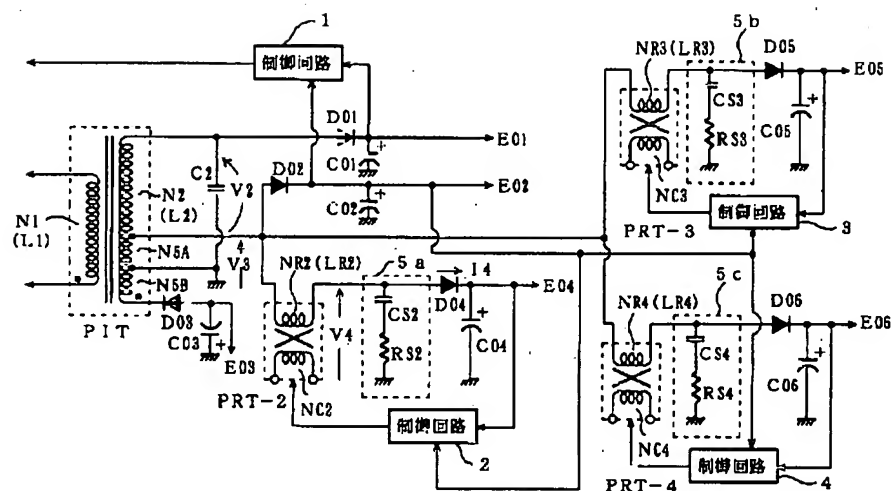
【図3】



【図10】



【图4】



【图5】

